

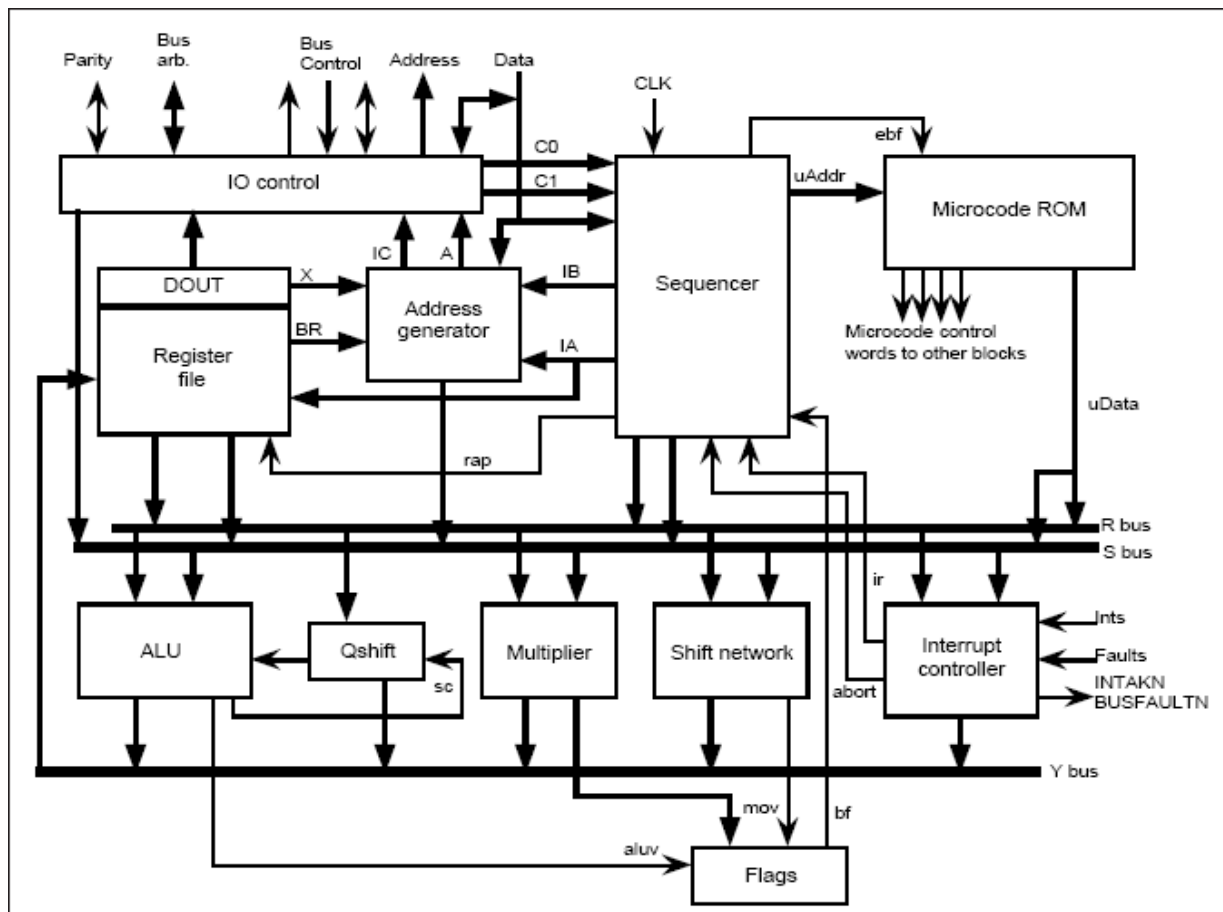
# MA31750 und UT1750AR RadHard Microprocessor

Der MA31750 ist ein Single-Chip-Mikroprozessor. Er ist eine Weiterentwicklung des MA 1750A Mikroprozessors, eines 16 Bit Prozessors. Er kann bis zu 25 MHz getaktet werden und kann bis zu 3 MIPS erreichen. Er hat die volle MIL-STD-1750A Befehlssatz-Architektur implementiert. Der Prozessor führt alle verbindlichen Anweisungen aus. Zudem sind viele optionale Funktionen ebenfalls eingeschlossen, Interrupts, Fehler Handling, Speichererweiterung, Timer A und B, und die mit ihnen verbundenen optionalen Anweisungen sind auch in vollem Umfang Gemäß MIL-STD-1750.

Eine erhebliche Leistungssteigerung wird durch die Verwendung einer 32-Bit-interne Bus-Struktur mit einem 24 x 24-Bit-Multiplikator und einer 32-Bit-ALU erreicht.

Zu den weiteren leistungssteigernden Funktionen gehören ein 32-Bit-Shift-Netzwerk, eine Multi-Port-Register Datei und eine eigene Adress-Berechnungs Einheit.

Zwei wichtige Merkmale dieser Architektur sind das 32-Bit-shift-Netzwerk und ein paralleler 24-Bit-Multiplikator. Diese Sub-Systeme ermöglichen die Durchführung der Multi-Bit-Verschiebungen, Multiplikationen, Divisionen in einem Bruchteil der benötigten Taktzyklen auf Rechnern ohne diese Ressourcen. Dies gilt insbesondere für Fließkomma - Operationen, in denen sich der MA31750 auszeichnet.



# MA31750 und UT1750AR RadHard Microprocessor

Besonderheiten:

- 1) Ein Drei-Bus Datenpfad (R, S, und Y), bestehend aus einer Arithmetische / logische Einheit (ALU), Drei-Port-Register File, Shift-Netzwerk, parallel Multiplikator und Flagsblock;
- 2) 4 Befehls-Register C0, C1, IA und IB;
- 3) 2 Operanden Transfer Register DI, DO;
- 4) 2 Adresse Register IC-und A;
- 5) 1 Zustands Sequenzer;
- 6) Micro-Instruktion dekodierende Logik.
- 7) Strahlungshärte 300kRAD

Der MA31750 kann in einer von zwei vom Nutzer wählbaren Modi betrieben werden. Der 1750A-Modus folgt den Anforderungen der MIL-STD-1750A und implementiert alle obligatorischen Merkmale dieser Norm. Hinzu kommt, dass viele der optionalen Funktionen wie Intervall-Timer A und B, ein Watchdog-Timer und Parity-Prüfung integriert sind. IM 1750B-Modus, wenn ausgewählt wurde, ermöglicht es dem Benutzer, Zugang zu einer Reihe von neuen Anweisungen und Funktionen zu erhalten, wie sie in dem Entwurf der MIL-STD-1750B, Option 2 festgelegt sind. Dazu gehören eine Reihe von arithmetischen Operationen und erweiterten Adressierungs Anweisungen.

Anwendungen:

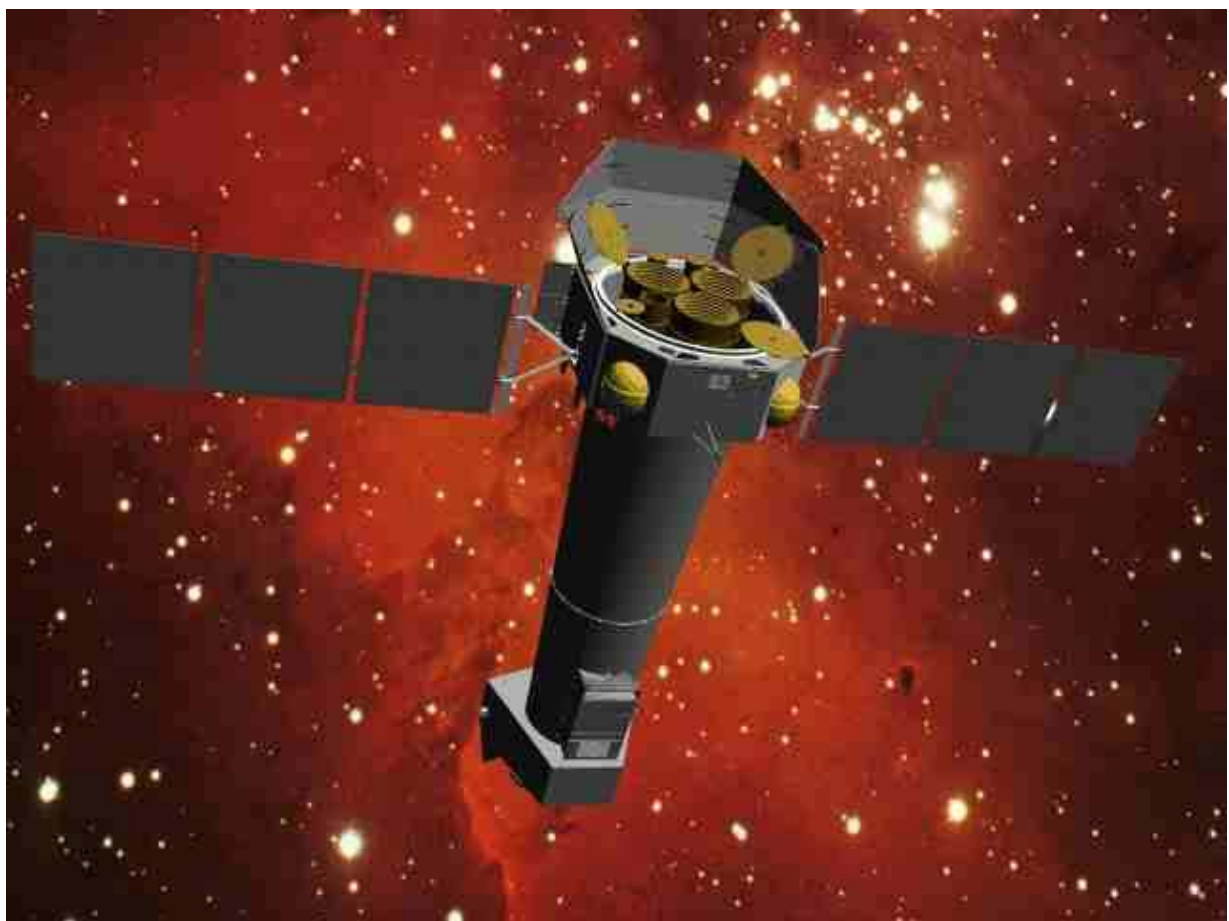
Die Steuerung der Raumsonde Rosetta erfolgt wegen der großen Entfernung zur Erde durch ein autonomes Computersystem. Es teilt sich in zwei jeweils redundante Subsysteme. Das Data Management Subsystem und das Altitude Control und Command Subsystem. Verwendet wird jeweils ein MA31750 Mikroprozessor von Dynex.



# MA31750 und UT1750AR RadHard Microprocessor

Der MA31750 wird zudem in einem Röntgen-Mehrfachspiegel zur Steuerung der CCD-Kamera eingesetzt. Er setzt die entsprechenden CCD Spannungen, steuert die Auslese, sammelt Informationen, kontrolliert die CCD-Temperatur und ist die Schnittstelle zu der Raumsonde. Die Signalverarbeitungseinheit erhält alle Pixels der Kamera, verwirft jene, welche keine röntgenstrahlende Informationen enthalten und können verschiedene Onboard Verarbeitungsschritte für die anderen Pixel durchführen. Diese Signalverarbeitungseinheit stützt sich auch auf einen MA31750 Prozessor.

Die Hauptaufgabe von XMM-Newton ist die Erforschung der energiereichsten Prozesse im [Universum](#). Dazu gehören zum Beispiel Materieeinfall auf [schwarze Löcher](#) und "Geburten" und "Tode" von Sternen



# MA31750 und UT1750AR RadHard Microprocessor

Der UT1750AR ist ein hochleistungs-monolithischer CMOS-16-Bit-RISC-Mikroprozessor. Er unterstützt die komplette MIL-STD-1750A Instruction Set Architektur (ISA). Er wurde für eine effektive Echtzeit-Avionik-Verarbeitung entwickelt. Die hohe Leistungsfähigkeit der RISC-Maschine ist für den MIL-STD-1750A-Designer durch den MIL-STD-1750A Built-In-Funktion (BIF) Opcode verfügbar.

Der UT1750AR ist das erste Mitglied einer Familie von Hochleistungs-MIL--1750-Prozessoren und unterstützt Peripheriegeräte von UTMC.

Es handelte sich um einen 16 Bit Prozessor, der aus einer USAF Ausschreibung vom 2.7.1980 resultierte und in der US Air Force in Flugzeugen und Waffensystemen eingesetzt wurde. Ziel war eine einheitliche Hardware (und mit der Programmiersprache ADA auch eine einheitliche Software) auf möglichst vielen Waffensystemen. Das Dokument spezifiziert vor allem einen Befehlssatz für einen Prozessor.

Der UT1750AR hat 16 Register à 16 Bit, die aber zu 32 oder 48 Bit zusammengefasst werden können. Dies ist ungewöhnlich für einen 16 Bit Prozessor. Auch Fließkommaberechnungen mit 32 oder 48 Bit Genauigkeit oder 32 Bit Ganzzahlberechnungen sind so möglich. Die Register 1-12 können als Indexregister und die Register 13-16 als Basisregister für indizierte und indirekte Adressierung benutzt werden.

Der Adressbereich beträgt lediglich 64 KWorte à 16 Bit, also 128 KByte, also vergleichbar den ersten 16 Bit Prozessoren. Die meisten Instruktionen sind 16 oder 32 Bit breit. Der Adressbereich von 128 KByte kann beim originalen Design durch eine MMU (Memory Management Unit) auf 1 MWorte, also 2 MB erweitert werden, ähnlich wie beim 8086 wird über Paging darauf zugegriffen. Eine Page umfasst dabei immer 512 Byte.

# MA31750 und UT1750AR RadHard Microprocessor

Blockschaltbild:

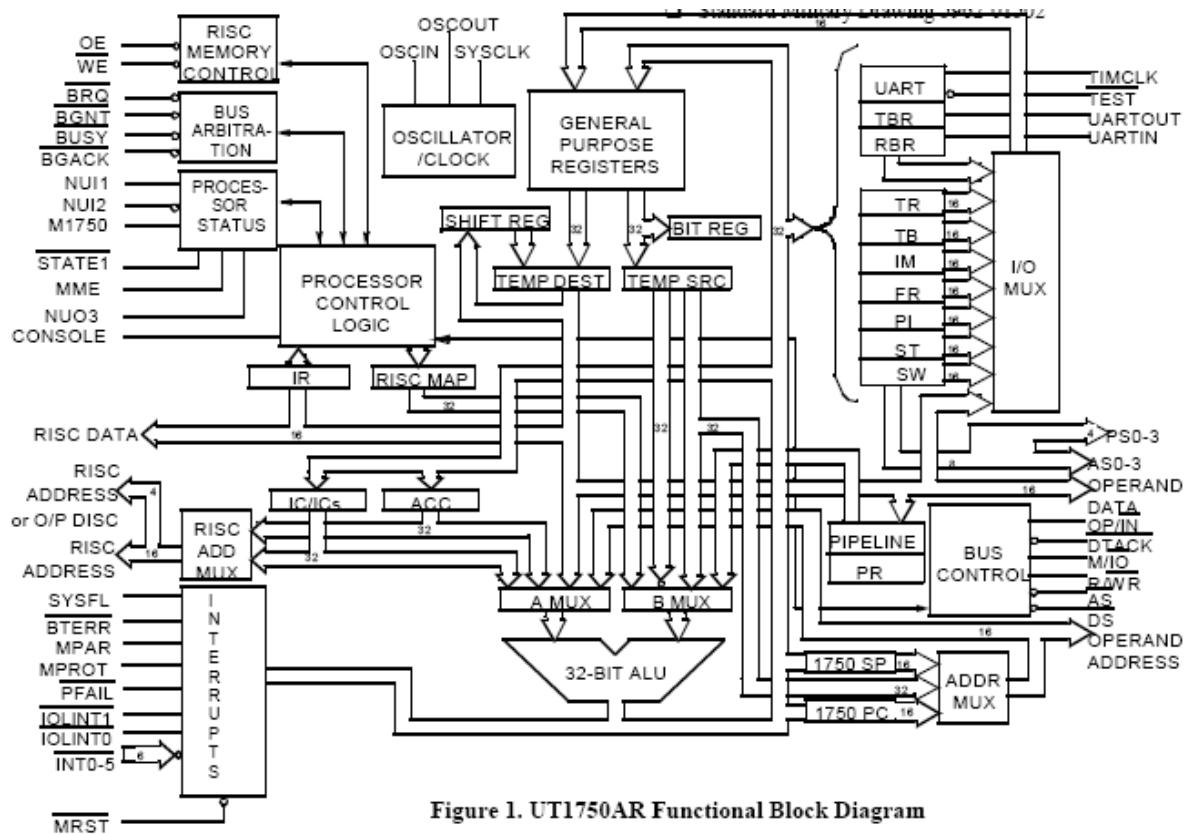


Figure 1. UT1750AR Functional Block Diagram

BESONDERHEITEN:

- funktioniert im RISC-Modus oder im MIL-STD-1750A-Modus
- 64KByte-Adressraum. Erweiterbar auf 1MByte mit Optionaler MMU (Operanden Port)
- TTL-kompatible I / O -
- Stabile 1,5-Mikron-CMOS-Technologie
- Strahlungshärte 1000kRAD
- militärischen operativen Bereich -55 °C bis +125 °C
- im Einklang mit MIL-PRF-38535 für Klasse Q und V

Es gibt heute neben den nativen 1750A Prozessoren (nun bis zu 3.5 MIPS) auch RISC Mikrocontroller, die sowohl den alten 1750A Sprachstandard verarbeiten wie auch neue Instruktionen - aber mit bis zu 8 MIPS bei 16 MHz. Die guten Eigenschaften des 1750 wie der Temperaturbereich von -55 bis 125°C in dem er arbeiten kann und die hohe Strahlungsempfindlichkeit sind geblieben.

# MA31750 und UT1750AR RadHard Microprocessor

UT1750AR im RISC-Modus:

RISC ist der Standard-Modus des UT1750AR wenn der M1750-Eingang mit einem Pull-Down-Widerstand angeschlossen ist.

Wenn der UT1750AR im RISC-Modus läuft, speichert der System Designer das ausführbare Programm in RISC-Speicher ab.

Die UTMC RISC Assembler erzeugt dieses ausführbare RISC Programm. Alle 20 von den RISC-Adressen können auf die Zeilen eines benutzerdefinierten Programms im RISC-Speicher zugreifen. Das bedeutet, dass die maximale Länge eines RISC-Programms 1M-Wort ist. Obwohl das ausführbare Programm das einzige ist, was sich im RISC-Speicher befindet, gibt es zwei RISC-Anweisungen die es dem Programmierer ermöglichen die Daten zu manipulieren. Diese Anweisungen sind die Load Register aus (RISC) Instruction Memory (LRI) und das Speicher-Register auf (RISC) Instruction Memory (STRI).

Im RISC-Modus, generiert der UT1750AR zuerst eine Adresse auf dem RISC-Bus-Adresse für den Befehl und speichert diesen im Primary Instruction Register (PIR). Nach dem der RISC-Befehl in dem PIR gespeichert wurde, beginnt der Prozessor mit der Ausführung des Befehls im Instruction-Register (IR). Wenn die Anweisung in der IR nur interne Verarbeitung erfordert, werden Operand Adresse und Daten Busse nicht ausgeführt. Wenn andererseits, die Anweisung in der IR eine gewisse Art von Operanden Daten erfordert, beginnt der UT1750AR ein Schiedsverfahren um den Zugriff auf den Operanden Bus zu erhalten.

Das Operand Bus Schiedsverfahren beginnt mit dem positiven Bus-Request (BRQ) Signal. Wenn der UT1750AR erkennt, dass der bisherigen Bus-Controller die Kontrolle über den Bus abgegeben hat, erzeugt er eine Bus Grant Bestätigung (BGACK) und zeigt damit an, dass er jetzt die Kontrolle über den Bus hat.

Nach dem UT1750AR die Kontrolle über den Bus bekommen hat, erzeugt er die Operanden Adresse und Daten. Das Adress-Strobe (AS) und Data Strobe (DS) geben an, wenn die Operanden Adresse und Daten gültig sind. Wenn die UT1750AR an zu langsamen Speicher oder andere periphere Geräte angeschlossen ist, die lange Speicherzugriffszeiten haben, erweitert das Data Transfer Acknowledge (DTACK) Signal die Speicher-Zykluszeit. Durch die Beeinflussung der DTACK durch die langsamen Gerät verlängert sich die Speicher-Zyklus bis sie die Daten für die UT1750AR erhält.

# MA31750 und UT1750AR RadHard Microprocessor

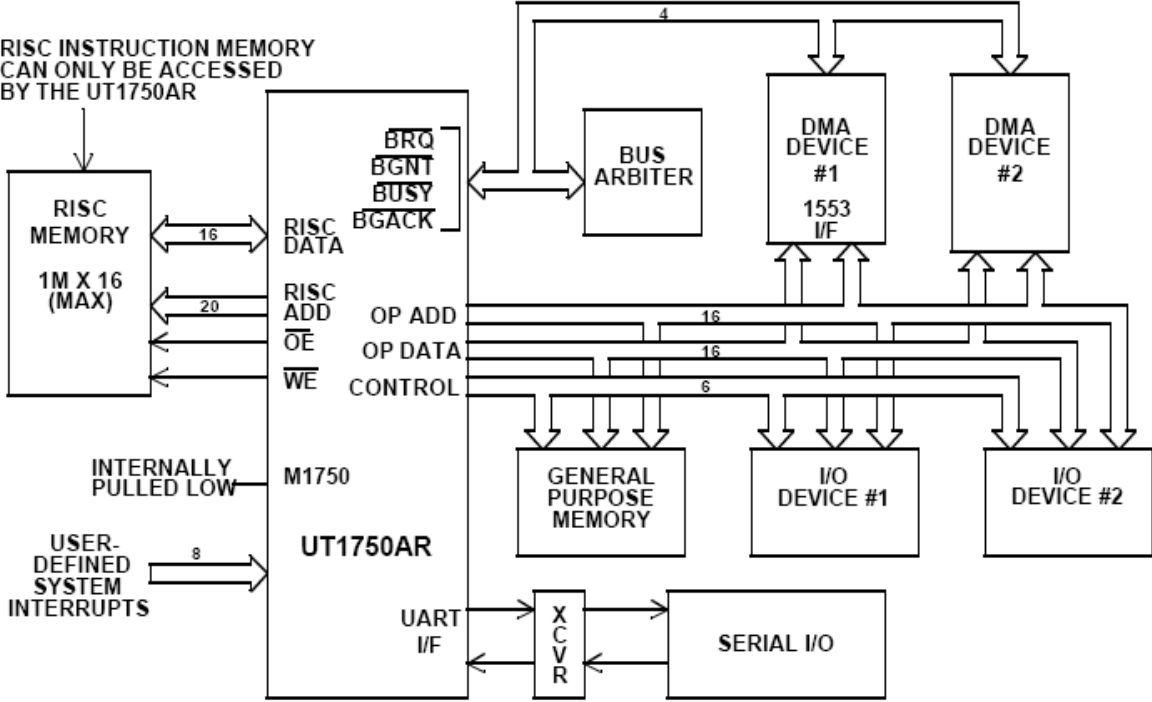


Figure 4. The UT1750AR in the RISC Mode of Operation

# MA31750 und UT1750AR RadHard Microprocessor

UT1750AR im MIL-STD-1750-Modus:

Wenn der UT1750AR im MIL-1750-Modus betreibt wird, erzeugt dieser eine Adresse über den Adresse Operanden Bus für den nächsten 1750er-Befehl. Wenn der UT1750AR gerade initialisiert oder soeben zurückgesetzt wurde, wird der erste Speicherplatz auf dem Operand Adresse Bus mit 000H adressiert; dies ist die erste Anweisung, die aus dem 1750er-Speicher gelesen wird.

Nachdem der Prozessor diese Anweisung geladen hat, kann dieser Anhand eines Opcodes eine spezifische Adresse im RISC-Speicher ermitteln.

Die Funktionsweise des UT1750AR in dem MIL-STD - 1750-Modus ist ähnlich dem RISC-Modus im Allgemeinen, obwohl sie zwei wichtige Unterschiede hat. Der erste Unterschied besteht darin, dass, wenn das System sich im MIL--1750-Modus befindet, es einen speziell programmierten RISC PROM benötigt, damit der Prozessor die ISA 1750 zu emulieren weis.

Diese spezielle Gruppe von RISC-PROMs enthält eine Reihe von RISC-kodierten Makros, die es erlauben, den UT1750AR als Full-Feature-MIL-STD 1750A Mikroprozessor zu gebrauchen. In dieser Hinsicht halten die RISC-PROMs externe Microcodes, oder "Mili"-Code. Diese "Mili"-Code erzählen dem UT1750AR, wie man als 1750-Prozessor funktioniert, und wenn erforderlich, kann der Benutzer die "Mili"-Code um zusätzliche Kapazitäten für die Echtzeit-Verarbeitung vergrößern.

Der zweite Unterschied besteht darin, das im 1750er-Modus der RISC-Adress-Bus begrenzt ist auf 16 Adressen oder 64K Worte, anstelle der UT1750AR's 20-Bit RISC-Adresse Bus im RISC-Modus. Wenn im 1750-Modus gearbeitet wird, werden die vier bedeutsamsten Bits der RISC-Bus-Adresse für die Ausgabe Diskrete verwendet. Die Ausgabe Diskrete ersetzen die bedeutendste Bit-Adresse (RA19) und ist ein Chip Select.

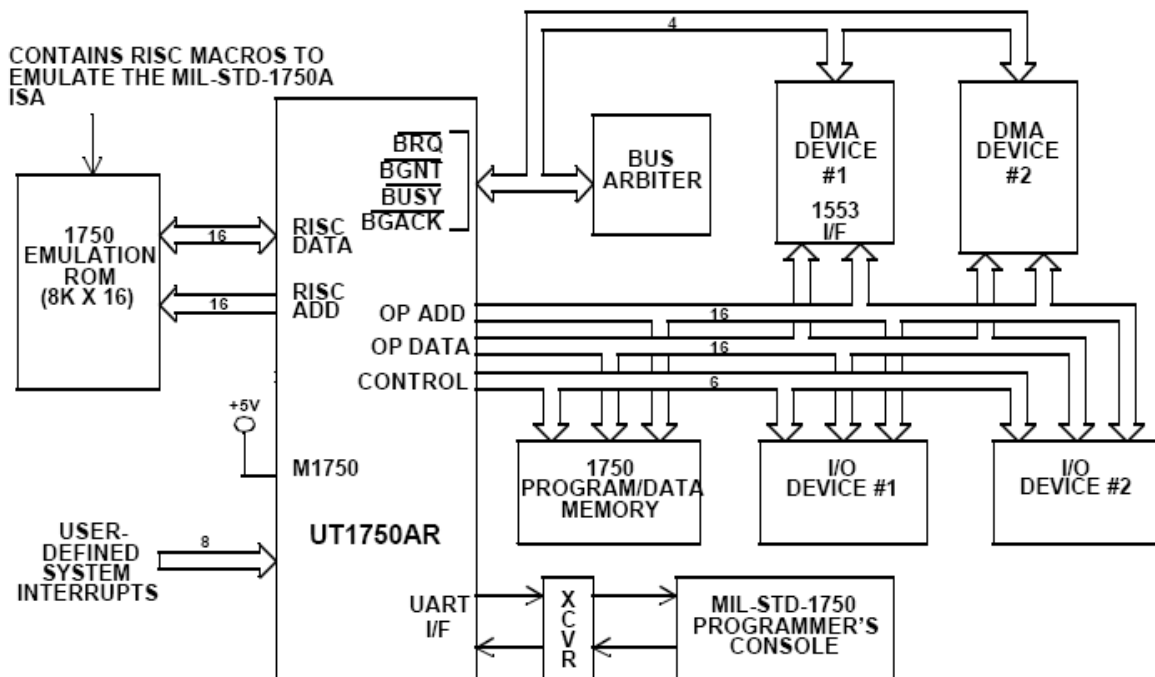


Figure 5. The UT1750AR in the MIL-STD-1750 Mode of Operation